

Dr.Öğr.Üyesi ENGİN AFACAN

Kişisel Bilgiler

İş Telefonu: [+90 262 303 3390](tel:+902623033390)

E-posta: engin.afacan@kocaeli.edu.tr

Web: <https://avesis.kocaeli.edu.tr/engin.afacan>

Uluslararası Araştırmacı ID'leri

ORCID: 0000-0002-1581-3894

Publons / Web Of Science ResearcherID: P-9036-2016

Yoksis Araştırmacı ID: 190274

Eğitim Bilgileri

Doktora, Boğaziçi Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, Türkiye 2009 - 2016

Yüksek Lisans, Boğaziçi Üniversitesi, Fen Bilimleri Enstitüsü, Elektrik-Elektronik Mühendisliği (YL) (Tezli), Türkiye 2008 - 2011

Yabancı Diller

İngilizce, C2 Ustalık

Yaptığı Tezler

Doktora, ANALOG CIRCUIT DESIGN AUTOMATION AGAINST PROCESS VARIATIONS AND AGING PHENOMENA, Boğaziçi Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, 2016

Araştırma Alanları

Mühendislik ve Teknoloji

Akademik Unvanlar / Görevler

Dr.Öğr.Üyesi, Kocaeli Üniversitesi, Elektronik Ve Haberleşme Mühendisliği Bölümü, 2018 - 2021

Yrd.Doç.Dr., Kocaeli Üniversitesi, Mühendislik Fakültesi, Elektronik Ve Haberleşme Mühendisliği Bölümü, 2017 - 2018

Araştırma Görevlisi, Boğaziçi Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, 2009 - 2015

Araştırma Görevlisi, Boğaziçi Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, 2009 - 2011

SCI, SSCI ve AHCI İndekslerine Giren Dergilerde Yayımlanan Makaleler

1. An efficient reliability simulation tool for lifetime-aware analog circuit synthesis

Afacan E.

Turkish Journal Of Electrical Engineering And Computer Sciences, cilt.1, sa.1, ss.1-12, 2020 (SCI-Expanded)

- II. **On Chip Reconfigurable CMOS Analog Circuit Design and Automation Against Aging Phenomena: Sense and React**
AFACAN E., Dundar G., Baskaya F., Pusane A. E., Yelten M. B.
ACM TRANSACTIONS ON DESIGN AUTOMATION OF ELECTRONIC SYSTEMS, cilt.24, sa.4, 2019 (SCI-Expanded)
- III. **A comprehensive analysis on differential cross-coupled CMOS LC oscillators via multi-objective optimization**
AFACAN E., Dundar G.
INTEGRATION-THE VLSI JOURNAL, cilt.67, ss.162-169, 2019 (SCI-Expanded)
- IV. **Inversion coefficient optimization based Analog/RF circuit design automation**
AFACAN E.
MICROELECTRONICS JOURNAL, cilt.83, ss.86-93, 2019 (SCI-Expanded)
- V. **A 10 GS/s time-interleaved ADC in 0.25 micrometer CMOS technology**
Aytar O., TANGEL A., AFACAN E.
JOURNAL OF ELECTRICAL ENGINEERING-ELEKTROTECHNICKY CASOPIS, cilt.68, sa.6, ss.415-424, 2017 (SCI-Expanded)
- VI. **Aging signature properties and an efficient signature determination tool for online monitoring**
Afacan E., Dundar G., Pusane A. E., Yelten M. B., Baskaya F.
INTEGRATION-THE VLSI JOURNAL, cilt.58, ss.496-503, 2017 (SCI-Expanded)
- VII. **A lifetime-aware analog circuit sizing tool**
Afacan E., Berkol G., Dundar G., Pusane A. E., Baskaya F.
Integration, cilt.55, ss.349-356, 2016 (SCI-Expanded)
- VIII. **An analog circuit synthesis tool based on efficient and reliable yield estimation**
Afacan E., Berkol G., Dundar G., Pusane A. E., Baskaya F.
Microelectronics Journal, cilt.54, ss.14-22, 2016 (SCI-Expanded)
- IX. **Reliability assessment of CMOS differential cross-coupled LC oscillators and a novel on chip self-healing approach against aging phenomena**
Afacan E., Dundar G., Baskaya F.
Microelectronics Reliability, cilt.54, sa.2, ss.397-403, 2014 (SCI-Expanded)

Diğer Dergilerde Yayınlanan Makaleler

- I. **Low Power-High Gain Bulk-Driven 3 Stages CMOS Miller OTA in 130nm technology**
AFACAN E.
Sakarya University Journal of Science, cilt.24, sa.5, ss.1113-1126, 2020 (Hakemli Dergi)

Hakemli Kongre / Sempozyum Bildiri Kitaplarında Yer Alan Yayınlar

- I. **Improving POF Quality in Multi ObjectiveOptimization of Analog ICs via Deep Learning**
İslamoğlu G., Çakıcı O., AFACAN E., DÜNDAR G., Şeyda Nur G.
ECCTD2020, 7 - 10 Eylül 2020
- II. **Spiking Neuron Hardware-Level Fault Modeling**
Sarah E., Theofilos S., Pavlidis A., AFACAN E., Luis C., Baranco L., Haralampos S.
IOLTS2020, 13 - 15 Temmuz 2020
- III. **Degradation Sensor Circuits for Indirect Measurements in Reconfigurable Analog Circuit Design**
AFACAN E., ateşavcı c.
ELECO2019, 28 - 30 Kasım 2019
- IV. **Artificial Neural Network Assisted Analog IC Sizing Tool**
AFACAN E., DÜNDAR G., İslamoğlu G., Çakıcı O.
SMACD2019, 15 - 18 Temmuz 2019

- V. **Using Polynomial Regression and Artificial Neural Networks for Reusable Analog IC Sizing**
AFACAN E., DÜNDAR G.
SMACD2019, 15 - 18 Temmuz 2019
- VI. **Post-silicon validation of yield-aware analog circuit synthesis**
AFACAN E., BERKOL G., DÜNDAR G.
SMACD 2019, 15 - 18 Temmuz 2019
- VII. **An Analog/RF Circuit Synthesis and Design Assistant Tool for Analog IP: DATA-IP**
AFACAN E., DÜNDAR G.
SMACD2018, 2 - 05 Temmuz 2018
- VIII. **Variability Analysis Tool for CMOS Analog/RF Circuits: VariAnT**
AFACAN E.
SMACD2018, 2 - 05 Temmuz 2018
- IX. **Design Space Exploration of CMOS Cross-Coupled LC Oscillators via RF Circuit Synthesis**
AFACAN E., DÜNDAR G.
SMACD2018, 2 - 05 Temmuz 2018
- X. **A Rare Event Based Yield Estimation Methodology for Analog Circuits**
Odabaşı İ. Ç., YELTEN M. B., AFACAN E., BAŞKAYA İ. F., PUSANE A. E., DÜNDAR G.
2018 IEEE 21st International Symposium on Design and Diagnostics of Electronic Circuits Systems (DDECS),
Budapest, Macaristan, 25 - 27 Nisan 2018
- XI. **Aging Aware Safe Operating Area Investigation of Switching Converter Output Stages Through 2D Plots**
AFACAN E., ozanoğlu k., toka m.
ICECS 2017, 4 - 08 Aralık 2017
- XII. **Inversion Coefficient Optimization Assisted AnalogCircuit Sizing Tool**
AFACAN E., DÜNDAR G.
SMACD 2017, 12 - 15 Temmuz 2017
- XIII. **Review: Analog design methodologies for reliability in nanoscale CMOS circuits**
AFACAN E., YELTEN M. B., DÜNDAR G.
2017 14th International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to
Circuit Design (SMACD), Giardini Naxos, Italy, 12 - 15 Haziran 2017
- XIV. **ANALOG CIRCUIT DESIGN AUTOMATION AGAINST PROCESS VARIATIONS AND AGING PHENOMENA**
AFACAN E.
DATE 2017, 27 - 31 Mart 2017
- XV. **A Hierarchical Design Automation Concept for Analog Circuits**
BERKOL G., AFACAN E., Fernandez F., DÜNDAR G.
IEEE International Conference on Electronics, Circuits and Systems, At Monte Carlo, 12 - 14 Aralık 2016
- XVI. **Efficient signature selection tool for sense react systems**
AFACAN E., DÜNDAR G., PUSANE A. E., BAŞKAYA İ. F., YELTEN M. B.
Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD), 2016 13th
International Conference on, 27 - 30 Haziran 2016
- XVII. **Semi empirical aging model development via accelerated aging test**
AFACAN E., DÜNDAR G., PUSANE A. E., BAŞKAYA İ. F.
Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design (SMACD), 2016 13th
International Conference on, 27 - 30 Haziran 2016
- XVIII. **A Mixed Domain Sizing Approach for RF Circuit Synthesis**
AFACAN E., DÜNDAR G.
The IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems, 20 - 22 Nisan
2016
- XIX. **A deterministic aging simulator and an analog circuit sizing tool robust to aging phenomena**
AFACAN E., BERKOL G., DÜNDAR G., BAŞKAYA İ. F., PUSANE A. E.
SMACD 2015, 7 - 09 Eylül 2015

- XX. **A two step layout in the loop design automation tool**
BERKOL G., Unutulmaz A., AFACAN E., DÜNDAR G., V Fernandez F., PUSANE A. E., BAŞKAYA İ. F.
NEWCAS 2015, 7 - 10 Haziran 2015
- XXI. **A novel yield aware multi objective analog circuit optimization tool**
BERKOL G., AFACAN E., DÜNDAR G., PUSANE A. E., BAŞKAYA İ. F.
ISCAS 2015, 24 - 27 Mayıs 2015
- XXII. **A hybrid Quasi Monte Carlo method for yield aware analog circuit sizing tool**
AFACAN E., BERKOL G., DÜNDAR G., PUSANE A. E., BAŞKAYA İ. F.
DATE 2015, 9 - 13 Mart 2015
- XXIII. **Sensitivity based methodologies for process variation aware analog ic optimization**
AFACAN E., BERKOL G., BAŞKAYA İ. F., DÜNDAR G.
PRIME 2014, 30 Haziran - 02 Temmuz 2014
- XXIV. **Model based hierarchical optimization strategies for analog design automation**
AFACAN E., Ay S., V Fernandez F., DÜNDAR G., BAŞKAYA İ. F.
DATE, 24 - 28 Mart 2014
- XXV. **A High Speed Low Power CMOS Current Comparator**
AFACAN E., TANGEL A., AYTAR O.
IEEJ, 17 Temmuz 2008 - 21 Mart 2014
- XXVI. **Reliability enhancement using in field monitoring and recovery for RF circuits**
Özev S., Chang D., Bakkaloğlu B., Kiaei S., AFACAN E., DÜNDAR G.
VTS 2014, 13 - 17 Nisan 2014
- XXVII. **Adaptive sized quasi monte carlo based yield aware analog circuit optimization tool**
AFACAN E., BERKOL G., DÜNDAR G., PUSANE A. E., BAŞKAYA İ. F.
VARI, 29 Eylül 2014 - 01 Ekim 2013
- XXVIII. **An FPGA based multiple output PWM pulse generator for ultrasonic cleaning machines**
Tangel A., Yakut M., Afacan E., Güvenç U.
Applied Electronics, Plzen, Çek Cumhuriyeti, 8 - 09 Eylül 2010
- XXIX. **YÜKSEK HIZLI CMOS AKIM KARŞILAŞTIRICI**
AFACAN E., AYTAR O., TANGEL A.
12.EEBB, Türkiye, 13 - 17 Kasım 2007

Desteklenen Projeler

AFACAN E., Yükseköğretim Kurumları Destekli Proje, ANALOG CMOS TÜMDEVRELER İÇİN ALGILA VE UYARLA SİSTEMİ TASARIM OTOMASYONU, 2018 - 2020

TÜBİTAK Projesi, Yaşlanma ve garametre saçılımına karşı gürbüz analog devre tasarım otomasyonu, 2013 - 2017

Metrikler

Yayın: 39

Atıf (WoS): 36

Atıf (Scopus): 128

H-İndeks (WoS): 4

H-İndeks (Scopus): 8